

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 5 月 9 日
Date of Application:

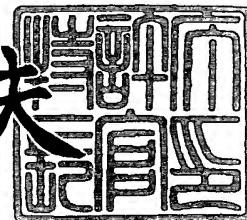
出 願 番 号 特 願 2 0 0 3 - 1 3 1 2 4 6
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 1 3 1 2 4 6]

出 願 人 株式会社島津製作所
Applicant(s):

2 0 0 4 年 2 月 1 3 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 K1030091

【あて先】 特許庁長官殿

【国際特許分類】 H01J 37/28

【発明者】

【住所又は居所】 京都府京都市中京区西ノ京桑原町 1 番地 株式会社 島津製作所内

【氏名】 篠原 真

【特許出願人】

【識別番号】 000001993

【氏名又は名称】 株式会社 島津製作所

【代理人】

【識別番号】 100101915

【弁理士】

【氏名又は名称】 塩野入 章夫

【電話番号】 0466-28-6817

【手数料の表示】

【予納台帳番号】 170635

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9201247

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 TFTアレイ検査装置

【特許請求の範囲】

【請求項1】 電子線をTFT基板に照射して電位情報を得ることによりTFTアレイ検査を行うTFTアレイ検査装置において、
TFT基板中の特定ピクセル及び／又は特定領域の特性部位に電子線を照射する照射手段と、
検出される二次電子信号の波形変化及びTFTの駆動状態に基づいて特定ピクセル及び／又は特定領域の特定部位の欠陥を解析する欠陥解析手段とを備えることを特徴とするTFTアレイ検査装置。

【請求項2】 電子線をTFT基板に照射して電位情報を得ることによりTFTアレイ検査を行うTFTアレイ検査装置において、
TFT基板に電子線を走査させる走査手段と、
TFT基板の走査信号からTFT基板中の欠陥部位を検出する欠陥検出手段と、
前記検出した欠陥部位に電子線を照射する照射手段と、
前記電子線照射により検出される二次電子信号の波形変化及びTFTの駆動状態に基づいて、前記欠陥部位の少なくとも欠陥種及び／又は欠陥の度合いを解析する欠陥解析手段とを備えることを特徴とするTFTアレイ検査装置。

【請求項3】 前記走査手段と照射手段の動作切り換えと、前記欠陥検出手段と欠陥解析手段の動作切り換えとを同期させることを特徴とする、請求項2に記載のTFTアレイ検査装置。

【請求項4】 前記欠陥部位は、TFT基板中の欠陥ピクセル及び／又は欠陥ピクセルを含む欠陥領域であることを特徴とする、請求項2又は3に記載のTFTアレイ検査装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶ディスプレイや有機ELディスプレイなどに使われるTFTアレイ基板の検査に使用するTFTアレイ検査装置に関する。

【0002】

【従来の技術】

TFT基板検査装置として、オシロスコープのプロバをTFT基板に接触させ、プロバから得られる信号波形によりTFT基板の欠陥検査を行う装置が知られている。このプロバとTFT基板との接触には、プロバを機械的に移動させる必要があるため、計測時間が長くなるという問題がある。この問題に対して、例えば、光学的にTFT基板を検査することによりTFT基板中から欠陥部分を抽出するGO/NG検査を行い、この後、GO/NG検査で得られた欠陥位置にプロバを接触させるTFT基板検査を行う装置も提案されている。

【0003】

しかしながら、光学的にGO/NG検査を行う装置であっても、欠陥部位を検査する場合には、プローブをTFT基板に接触させる必要がある。このように、プローブを用いたTFT基板検査では、プローブの先端がTFT基板面に直接接触させる必要があるため、TFT基板を損傷させるおそれがあるという問題がある。この基板損傷の問題の他にも、TFT基板の限定されたピクセル位置にプローブを位置決めすることは機械的に難しい。特に大型TFT基板の場合には、TFT基板を支持する大型ステージでの位置決め精度に限界があるため、プローブの位置決めはより困難である。また、プロバとTFT基板とは機械的に接触するため接触の信頼性が低く、プローブの接触不良と欠陥との区別が困難となるという問題もある。

【0004】

このような、プローブ接触によるTFT基板検査に対して、プローブを用いずに非接触でTFT基板検査を行う装置が提案されている。このTFT基板検査装置は、電圧コントラスト現象を用い、電子ビームにTFTアレイに照射し、放出される二次電子を検出することによりTFTアレイを検査する。この電圧コントラスト現象は、物質に電子ビームを照射すると、試料表面から二次電子が放出される。この二次電子のエネルギー分布は、試料に印加される電圧に比例してシフトするものである。この二次電子の変化を検出してTFT基板の電圧を測定し、測定電圧が所定電圧であるか否かを判定することにより、TFT基板を検査する

【0005】

このような、TF T基板検査装置は、例えば特許文献1, 2に示されている。

【0006】

【特許文献1】

特開 2000-3142

【0007】

【特許文献2】

特開平 11-265678

【0008】

【発明が解決しようとする課題】

従来のTF T基板検査装置は、プローブを用いた検査装置においても、また、電子線を用いた非接触の検査装置においても、TF T基板の特定部位の詳細な欠陥検査を行うには、長時間の検査時間を要するという問題がある。

【0009】

プローブを用いた検査装置では、TF T基板に対するプローブの移動と、各移動位置においてプローブをピクセルに接触させて行う欠陥検査とを繰り返す。そのため、TF T基板の全面について欠陥検査を行うことになるため、長い検査時間を要する。

【0010】

また、電子線を用いた検査装置においても、電子線の照射領域はTF T基板に対して極めて小さいため、TF T基板に対して電子線の照射位置を順に移動させ、移動位置において電子線を照射して欠陥検査を行うという操作を、プローブを用いた検査と同様にTF T基板の全面について行うため、長い検査時間を要する。

【0011】

従来の何れの検査装置においても、TF T基板中において詳細に検査すべき部位がわずかであり、検査を要さない欠陥を持たない部位がほとんどであったとしても、TF T基板の全面について同様の欠陥検査を行う必要があり、検査時間の

長時間化は避けられない。特に、T F T 基板が大型化すればするほど、この問題は大きくなる。

【 0 0 1 2 】

そこで、本発明は前記した従来の問題点を解決し、T F T 基板の特定部位の詳細な欠陥検査の検査時間を短縮することを目的とする。

【 0 0 1 3 】

【課題を解決するための手段】

本発明は、T F T 基板の全面について欠陥検査を行うにではなく、T F T 基板中の欠陥部位のみについて欠陥検査を行うことにより、T F T 基板の詳細な欠陥検査に要する検査時間を短縮する。

【 0 0 1 4 】

本発明の第 1 の態様は、電子線を T F T 基板に照射して電位情報を得ることにより T F T アレイ検査を行う T F T アレイ検査装置において、T F T 基板中の特定ピクセル及び／又は特定領域の特性部位に電子線を照射する照射手段と、検出される二次電子信号の波形変化及び T F T の駆動状態に基づいて特定ピクセル及び／又は特定領域の特定部位の欠陥を解析する欠陥解析手段とを備える構成とする。

【 0 0 1 5 】

この構成によれば、照射手段は、T F T 基板中の特定ピクセルあるいは特定領域の特性部位に電子線を照射し、T F T 基板のその他の部分の電子線照射を行わない。欠陥解析手段は、照射手段が電子線照射する特定部位についてのみ詳細な欠陥検査を行う。これにより、T F T 基板の全面について欠陥検査を行うことなく、欠陥部位のみについて欠陥検査を行うことができるため、検査時間を短縮することができる。

【 0 0 1 6 】

また、本発明の第 2 の態様は、電子線を T F T 基板に照射して電位情報を得ることにより T F T アレイ検査を行う T F T アレイ検査装置において、T F T 基板に電子線を走査させる走査手段と、T F T 基板の走査信号から T F T 基板中の欠陥部位を検出する欠陥検出手段と、検出した欠陥部位に電子線を照射する照射手

段と、電子線照射により検出される二次電子信号の波形変化及びTFTの駆動状態に基づいて、欠陥部位の少なくとも欠陥種及び／又は欠陥の度合いを解析する欠陥解析手段とを備える。

【0017】

走査手段はTFT基板全体を電子線で走査し、欠陥検出手段はこの走査の検出信号に基づいてTFT基板全体から欠陥部位を抽出する。一方、照射手段はTFT基板中の検出部位に対してのみ電子線を照射し、欠陥解析手段はこの欠陥部位について詳細な解析を行い、欠陥の種類や欠陥の程度を解析する。

【0018】

走査手段と欠陥検出手段とによる欠陥部位の抽出はTFT基板全体で行うものの、単に欠陥か否かを判定するだけであり、また、照射手段と欠陥解析手段はTFT基板中の欠陥部位のみを欠陥検査するため、両者の処理時間は、TFT基板全体について欠陥検査を行う場合と比較した短時間とすることができる。

【0019】

また、本発明の第2態様では、走査手段と照射手段の動作切り換えと、欠陥検出手段と欠陥解析手段の動作切り換えとを同期させる。これにより、欠陥部位の抽出と、抽出した欠陥部位に対する欠陥検査を連続して行うことができる。

【0020】

また、欠陥部位は、TFT基板中の欠陥ピクセル及び／又は欠陥ピクセルを含む欠陥領域とすることができる。欠陥領域は欠陥ピクセルを含むピクセルよりも広い範囲であり、全て欠陥ピクセルとすることも、欠陥ピクセル以外の正常なピクセルを含むこともできる。照射手段は、照射領域を欠陥ピクセルだけにするか、照射領域を広げることにより、欠陥ピクセルへの照射と欠陥領域へ照射を選択することができ、また、欠陥領域の大きさも選択することができる。

【0021】

【発明の実施の形態】

以下、本発明の実施の形態について、図を参照しながら詳細に説明する。

【0022】

図1は本発明のTFTアレイ検出装置の欠陥検査の概要を説明するための概略

図である。図 1 (a), (b) は T F T 基板中の欠陥ピクセルを欠陥検査する場合を示し、図 1 (c), (d) は T F T 基板中の欠陥領域を欠陥検査する場合を示している。

【0023】

T F T 基板 9 は、複数のピクセル 20 がアレイ状に配列されて形成される。図 1 (a), (c) において、はじめに T F T 基板 9 全体について、どのピクセル (画素) が欠陥であるかの検査を行う。この検査は G O / N O 検査と呼ばれる。この G O / N O 検査において、リアルタイムで欠陥の詳細解析を行うことは理論的には可能であるが、膨大なデータ量を高速で処理しなければならない。そのため、実際には処理に長時間を要し、現実的ではない。

【0024】

そこで、本発明では、この G O / N O 検査で欠陥と検知されたピクセルあるいは領域に対して電子線を再度照射して少数の特定部位のみについて詳細な欠陥解析を行い、処理時間を短縮する。

【0025】

図 1 (b) は、G O / N O 検査で欠陥と検知されたピクセル P 1, ピクセル P 2 の個々のピクセルに対して電子線を照射して、各ピクセル毎に二次電子を検出して欠陥解析を行う。各ピクセルへの電子線の照射は、G O / N O 検査で検出した欠陥ピクセルの座標データ (Xp1, Yp1), (Xp2, Yp2) を用いて行うことができる。

【0026】

また、図 1 (c) は、G O / N O 検査で欠陥と検知された欠陥領域 R 1 の領域に対して電子線を照射して、この照射領域から放出される二次電子を検出して欠陥解析を行う。欠陥領域への電子線の照射は、G O / N O 検査で検出した欠陥領域の座標データ (Xr1, Yr1) を用いて行うことができる。

【0027】

図 2 は、欠陥解析を説明するための概略信号図である。図 2 (a), (b) は T F T 基板アレイのゲート信号、及びソース信号を示し、図 2 (c) は二次電子により得られる検出信号を表している。なお、検出信号は、サンプリング時間 T

の時間間隔で検出される場合を示している。

【0028】

二次電子により得られる検出信号パターンは、例えば、ゲート信号やソース信号との組合せ状態に応じて所定のパターンを表し、図2(c)では、ゲート信号とソース信号が共にオンとなった状態で立ち上がり、ゲート信号がオフと成った時点で立ち下がりを開始し、ソース信号がオフとなった時点の電圧を維持する。

【0029】

このとき、TF T基板に短絡、リーク、開放等の欠陥がある場合には、検出信号パターンに変化が生じる。したがって、TF T基板に印加する電圧パターンと、検出信号パターンの変化とにより、TF T基板の欠陥内容や欠陥の程度を解析することができる。

【0030】

図3は、本発明のTF Tアレイ検査装置の一構成例を説明するための概略図である。TF Tアレイ検査装置1は、ステージ4上に支持したTF T基板9に電子銃2から電子線を当て、TF T基板9から放出される二次電子を検出器8で検出し、この二次電子の変化を検出してTF T基板の電圧を測定し、測定電圧が所定電圧であるか否かを判定することによりTF T基板を検査する。

【0031】

TF Tアレイ検査装置1は電子線制御手段6を備え、ステージ4と共に電子線のTF T基板9に対する電子線の照射を制御する。この制御により、TF T基板9全体を走査したり、TF T基板9上の特定部位のみへの照射を行う。このとき、TF T基板9には、印加信号生成手段7から所定の検査信号が入力され、TF T基板上のアレイに所定の電圧パターンが印加される。この電子線制御手段6やステージ4によるTF T基板全体の走査や特定部位のみへの電子線照射、及び印加信号生成手段7による検査信号の生成は、測定制御手段5により制御される。

【0032】

また、TF Tアレイ検査装置1は信号処理手段10を備え、TF T基板全体を走査して欠陥部位を検出する欠陥検出、及び欠陥部位を詳細に解析する欠陥解析を行う。信号処理手段10は、欠陥検出において検出した欠陥部位の位置情報を

格納し、欠陥解析においてこの欠陥部位の位置情報を読み出して欠陥部位に電子線を照射し、得られた二次電子を用いて欠陥解析を行う。

【0033】

図4は、信号処理手段の一構成例を説明するための概略図である。信号処理手段10は、TF T基板全体の走査信号に基づいて欠陥部位を検出する欠陥検出手段11と、特定部位に電子線を照射して得られる検出信号に基づいて欠陥部位の欠陥解析を行う欠陥解析手段12の、検出信号を処理する二つの手段を備える。欠陥検出手段11で検出された欠陥部位の位置情報、及び欠陥解析手段12で検出された解析結果は記憶手段13に格納される。記憶手段13に格納された欠陥部位の位置情報 (X_p , Y_p) は、電子線を欠陥部位に照射する際に読み出される。

【0034】

記憶手段13は、記憶部13cと、データを記憶部13cに格納する書き込み部13aと、記憶部13cに格納されるデータを読み出す読み出し部13bの各機能を備える。書き込み部13aは、欠陥検出手段11から欠陥検出が出されたとき、この欠陥ピクセルや欠陥領域の位置情報 (x , y) を測定制御手段5等から取り込み、欠陥部位の位置情報 (X_p , Y_p) として記憶部13cに書き込む。また、欠陥解析を行う場合には、読み出し部13bにより記憶部13cから欠陥部位の位置情報 (X_p , Y_p) を読み出して、この位置情報に基づいて電子線を欠陥部位に照射する。

【0035】

以下、本発明のTF Tアレイ検査装置による欠陥検出処理について、図5の構成概略図及び図6のフローチャートを用いて説明し、本発明のTF Tアレイ検査装置による欠陥解析処理について、図7の構成概略図及び図8のフローチャートを用いて説明する。

【0036】

はじめに、欠陥検出を行う。ステージ4上に配置したTF T基板9に対して、印加信号生成手段7から所定の電圧を印加し（ステップS1）、TF T基板9に電子線を照射して走査を行う。この走査は、測定制御手段5が電子線制御手段6

及びステージ4を制御することにより行う（ステップS2）。

【0037】

TFT基板9の走査中において、検出器8はTFT基板から放出される二次電子を検出する。欠陥検出手段11は検出器8の検出信号に基づいて欠陥検出を行い、欠陥ピクセルあるいは欠陥領域を特定する（ステップS3）。記憶手段13は、この検出結果に基づいて、欠陥ピクセルあるいは欠陥領域の位置データ（（Xp1, Yp1）, （Xp2, Yp2）, …）を記憶する（ステップS4）。

【0038】

次に、欠陥解析を行う。この欠陥解析では、欠陥検出で用いたTFT基板全体を走査する電子線制御から、特定部位にのみに電子線を照射する電子線制御に切り替え、また、欠陥検出から欠陥解析に信号処理を切り替える。この両切り替えは同期して行うことができ、これにより、複数のTFT基板の欠陥検査を連続して行うことができる。

【0039】

欠陥検出に用いたTFT基板9に対して、印加信号生成手段7から所定の電圧を印加する。この印加電圧は、欠陥解析の解析内容に応じた電圧パターンを用いる（ステップS11）。

【0040】

記憶手段13から欠陥ピクセル（画素）あるいは欠陥領域の位置情報を読み出し（ステップS12）、読み出した位置情報に基づいて欠陥ピクセルあるいは欠陥領域に電子線を照射する。この電子線照射は、測定制御手段5が記憶手段13から位置情報を取り込み、電子線制御手段6及びステージ4を制御することにより行う。この電子線の照射は局所的であり、照射するピクセルや領域に合わせて、電子線の径を走査工程よりも小径とする（ステップS13）。

【0041】

検出器8はTFT基板から放出される二次電子を検出する。欠陥解析手段12は検出器8の検出信号と、印加した電圧パターンに基づいて欠陥解析を行う。解析結果は、記憶手段13に格納することができる（ステップS14）。

【0042】

欠陥解析の解析内容を変更する場合には、TFT基板に印加する電圧パターンを切り替えて前記ステップS11～ステップS14を繰り返す（ステップS15）。また、他の欠陥部位について欠陥解析を行う場合には、記憶手段13から他の欠陥部位の位置情報を読み出して、前記ステップS12～ステップS15を繰り返す（ステップS16）。

【0043】

図9、10は欠陥解析を説明するための、TFT基板のピクセル概略図、及び信号図である。

【0044】

図9において、ピクセルのゲートG及びソースSは、それぞれゲート線及びソース線に接続され、ドレインDはITO部分（透明導電膜基板）に接続されている。このピクセルに電子線を照射すると、ITO部分に印加電圧に応じた二次電子が放出される。この二次電子の検出信号の変化と印加電圧状態とにより、ピクセルの欠陥種類、及びその欠陥の程度を知ることができる。

【0045】

ここでは、ソースSとドレインDとの間のリーク欠陥解析の例について説明する。

【0046】

図10は、ゲートがオンの状態（図10（a）中のAで示す状態）とオフの状態（図10（a）中のBで示す状態）を示している。ソースSとドレインDとの間にリーク欠陥がない場合には、ゲートがオンあるいはオフの状態において、ソース信号の電圧が正負で変化すると、ITO部分の電圧変化は所定に微小電圧幅内である。これに対して、ソースSとドレインDとの間にリーク欠陥がある場合には、ソース信号の電圧が正負で変化すると、ITO部分に電圧変化が生じる。また、その電圧変化も、ゲートがオンの状態では $\Delta 1$ となり、ゲートがオフの状態では $\Delta 2$ となって、電圧変動幅にも差が生じる。この電圧変動の差分（ $\Delta 2 - \Delta 1$ ）は、リーク欠陥の度合いを表している。

【0047】

したがって、この電圧変動の差分（ $\Delta 2 - \Delta 1$ ）を検出することにより、リー

ク欠陥の度合いを検出することができる。

【0048】

なお、上記の実施の形態では、T F T基板を走査して欠陥部位の位置を検出した後、欠陥部位のみに電子線を照射することにより欠陥部位の詳細な欠陥検査を行っているが、他の検査装置によって予め求めたおいた欠陥部位の位置情報が用いることもできる。

【0049】

なお、印加する電圧パターンを変えることにより、短絡や開放等その他の欠陥種類についても欠陥検査することができ、また、その欠陥の度合いも検査することができる。

【0050】

【発明の効果】

以上説明したように、本発明によれば、T F T基板の特定部位の詳細な欠陥検査の検査時間を短縮することができる。

【図面の簡単な説明】

【図1】

本発明のT F Tアレイ検出装置の欠陥検査の概要を説明するための概略図である。

【図2】

欠陥解析を説明するための概略信号図である。

【図3】

本発明のT F Tアレイ検査装置の一構成例を説明するための概略図である。

【図4】

本発明の信号処理手段の一構成例を説明するための概略図である。

【図5】

本発明のT F Tアレイ検査装置による欠陥検出処理を説明するための構成概略図である。

【図6】

本発明のT F Tアレイ検査装置による欠陥検出処理を説明するためのフローチ

ャートである。

【図 7】

本発明の T F T アレイ検査装置による欠陥解析処理を説明するための構成概略図である。

【図 8】

本発明の T F T アレイ検査装置による欠陥解析処理を説明するためのフローチャートである。

【図 9】

本発明の T F T アレイ検査装置において、欠陥解析を説明するための T F T 基板のピクセル概略図である。

【図 1 0】

本発明の T F T アレイ検査装置において、欠陥解析を説明するための T F T 基板のピクセル信号図である。

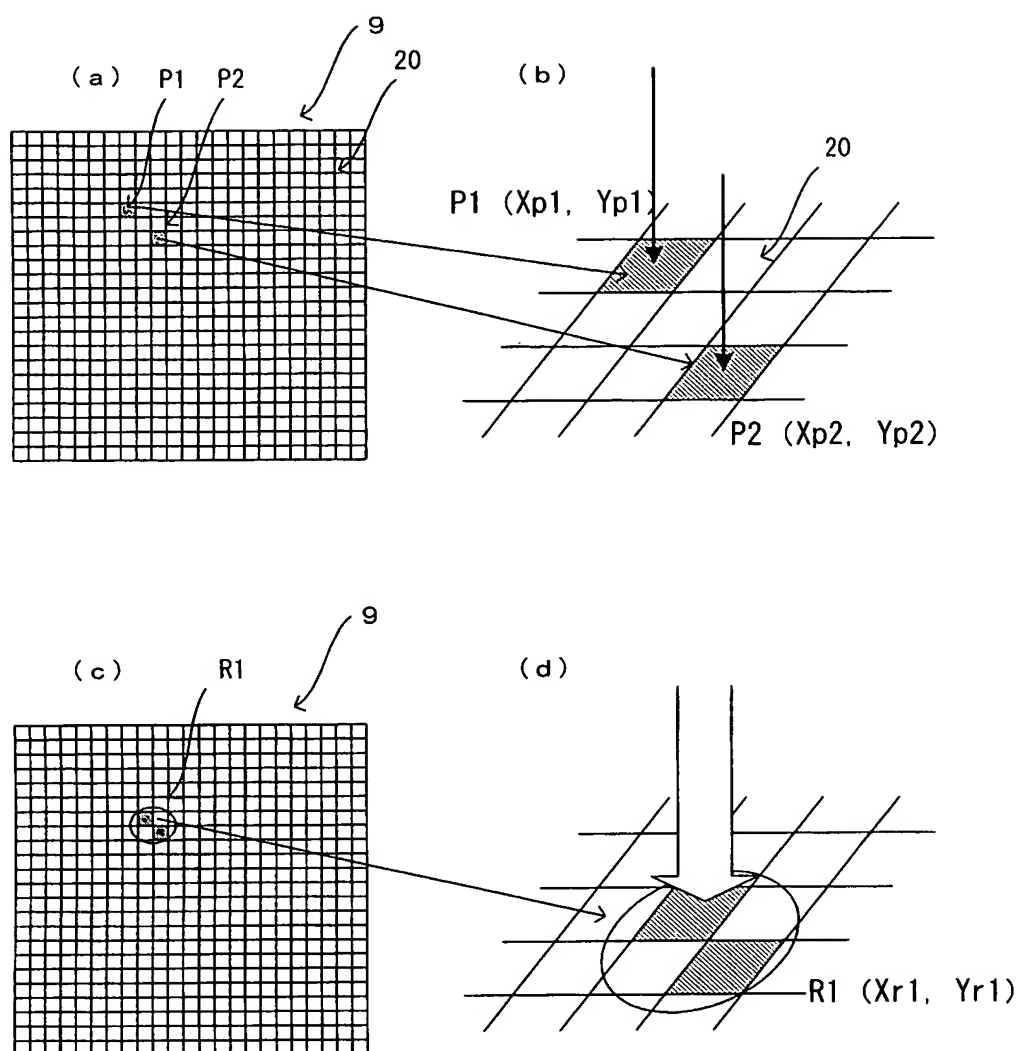
【符号の説明】

1…T F T アレイ検査装置、2…電子銃、3…電子ビーム偏向電極、4…ステージ、5…測定制御手段、6…走査制御手段、7…印加信号生成手段、8…検出器、9…T F T 基板、1 0…信号処理手段、1 1…欠陥検出手段、1 2…欠陥解析手段、1 3…記憶手段、1 3 a…書き込み部、1 3 b…読み出し部。

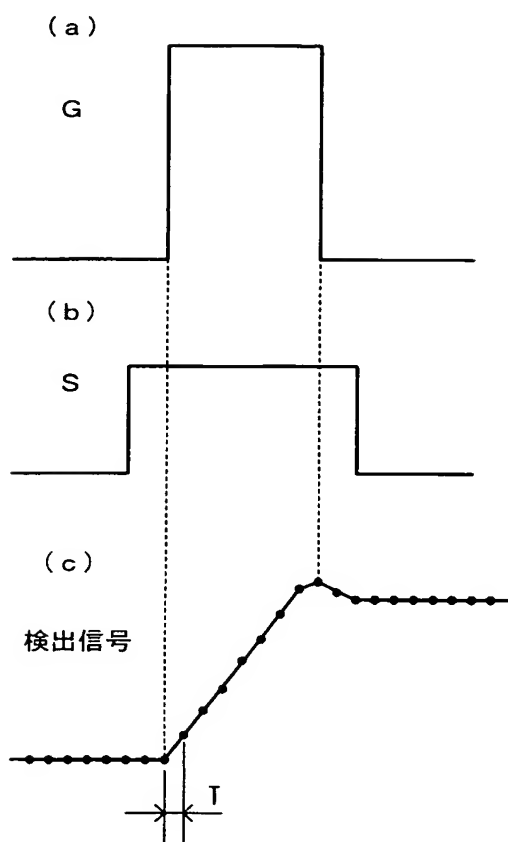
【書類名】

図面

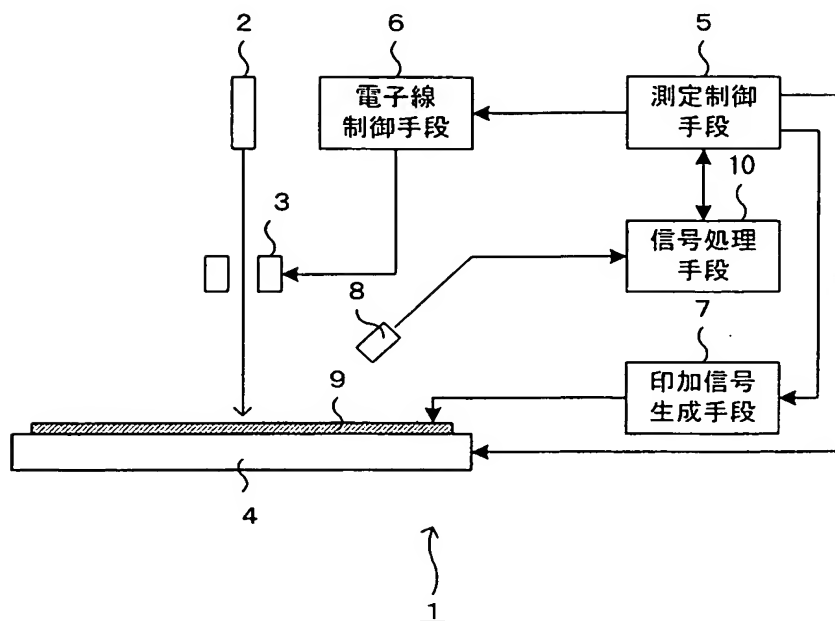
【図 1】



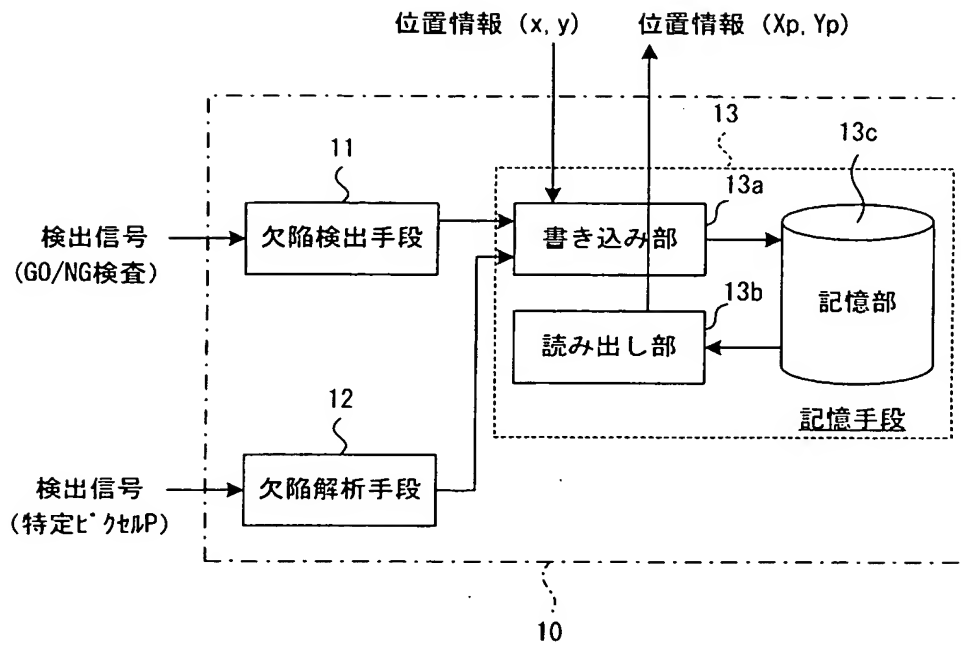
【図 2】



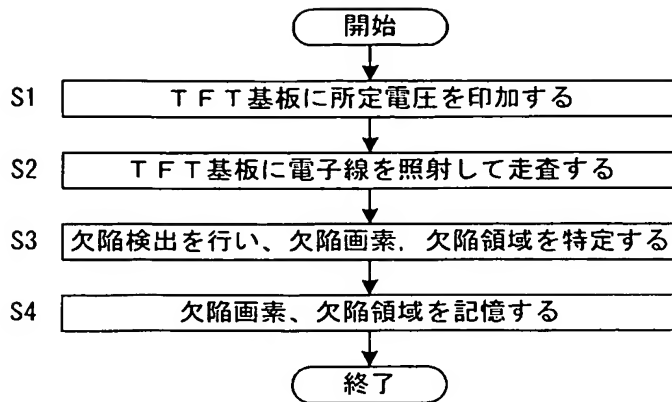
【図 3】



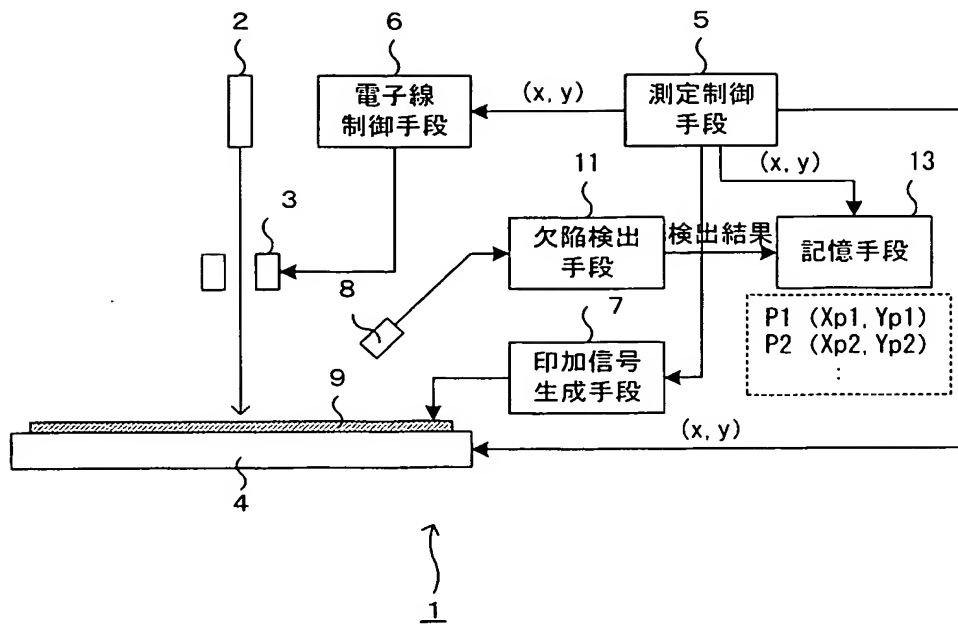
【図 4】



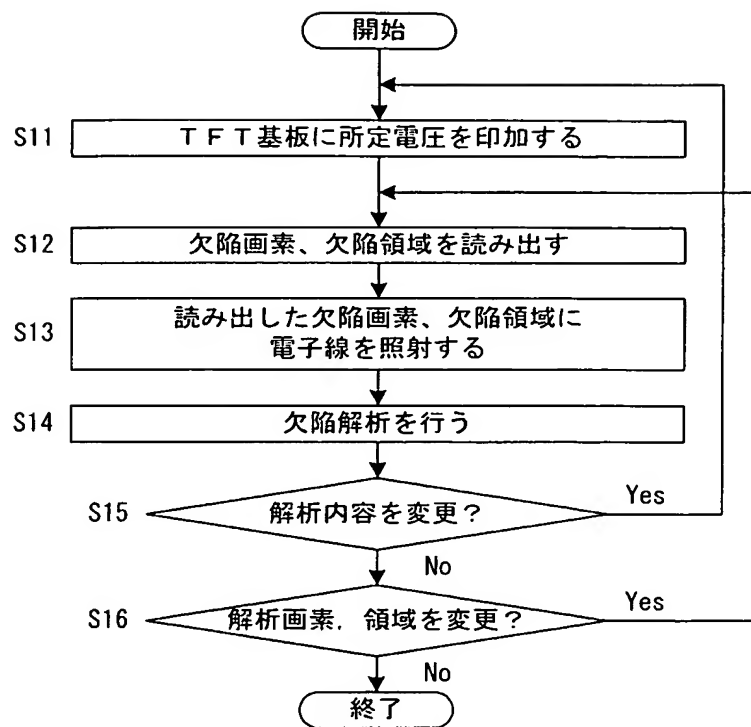
【図 5】



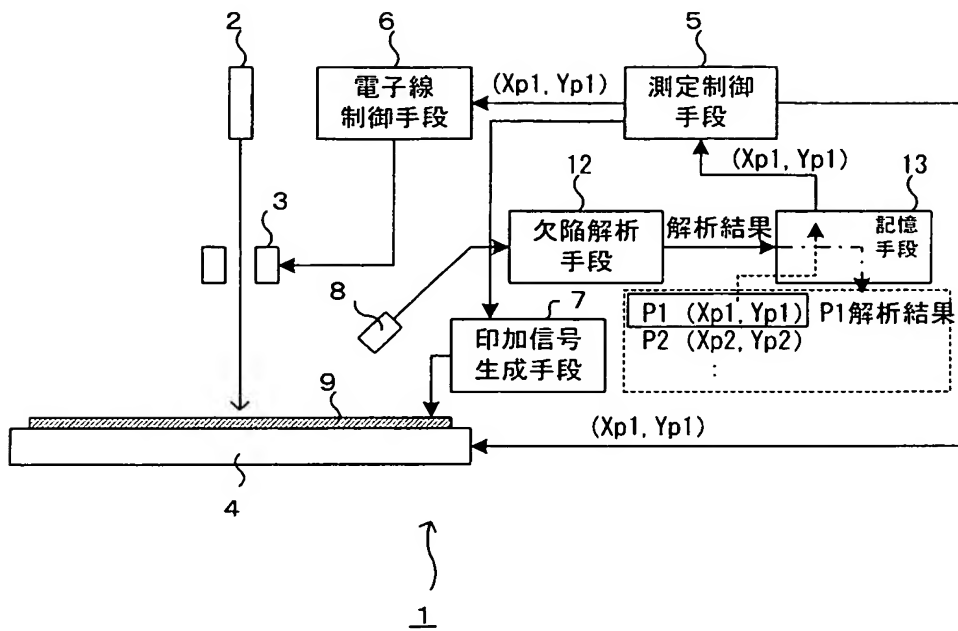
【図 6】



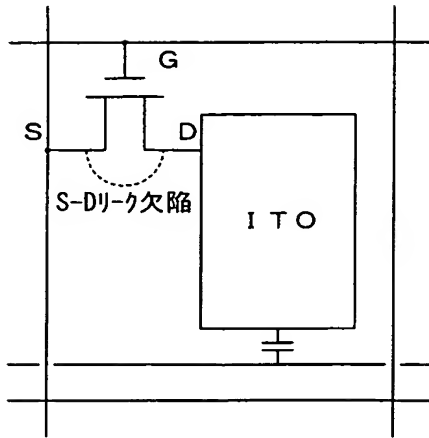
【図 7】



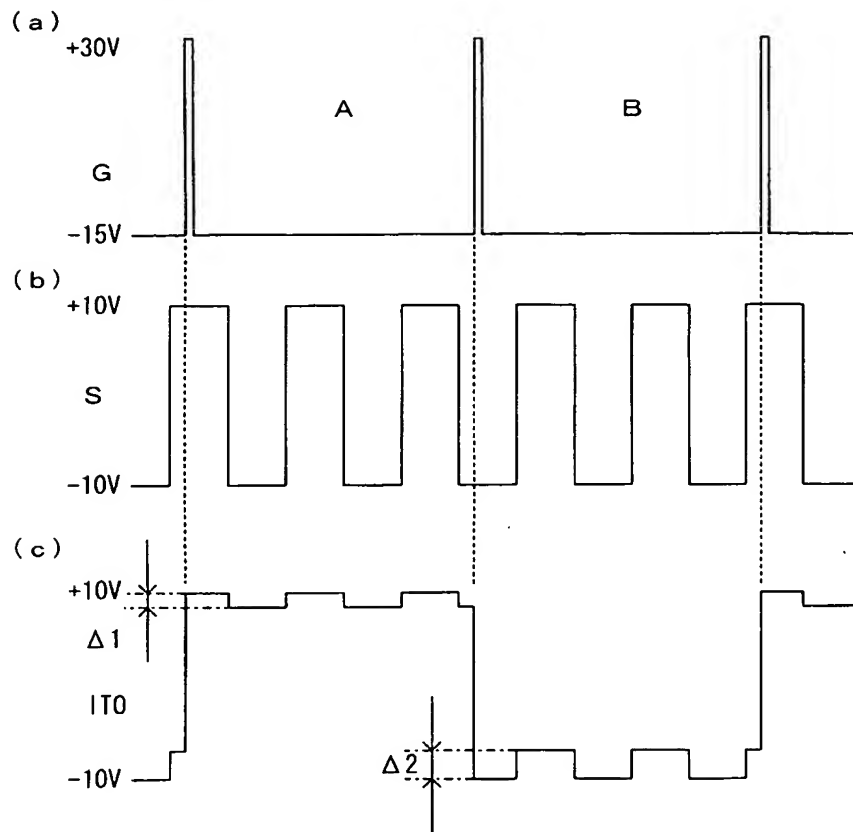
【図 8】



【図 9】



【図 10】



【書類名】 要約書

【要約】

【課題】 T F T基板の特定部位の詳細な欠陥検査の検査時間を短縮すること。

【解決手段】 電子線をT F T基板9に照射して電位情報を得ることによりT F Tアレイ検査を行うT F Tアレイ検査装置において、T F T基板9に電子線を走査させる走査手段（電子線制御手段6）と、T F T基板の走査信号からT F T基板中の欠陥部位を検出する欠陥検出手段（信号処理手段10）と、検出した欠陥部位に電子線を照射する照射手段（電子線制御手段6）と、電子線照射により検出される二次電子信号の波形変化及びT F Tの駆動状態に基づいて、欠陥部位の少なくとも欠陥種及び／又は欠陥の度合いを解析する欠陥解析手段（信号処理手段10）とを備える。

【選択図】 図3

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 1 3 1 2 4 6
受付番号	5 0 3 0 0 7 6 7 6 5 2
書類名	特許願
担当官	第一担当上席 0 0 9 0
作成日	平成 1 5 年 5 月 1 2 日

< 認定情報・付加情報 >

【提出日】 平成15年 5月 9日

次頁無

特願 2 0 0 3 - 1 3 1 2 4 6

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 1 9 9 3]

1. 変更年月日 1 9 9 0 年 8 月 2 7 日

[変更理由] 新規登録

住 所 京都府京都市中京区西ノ京桑原町 1 番地
氏 名 株式会社島津製作所